

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representation of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY

As rescanning documents *will not* correct images, please do not report the images to the Image Problem Mailbox.

MENU

SEARCH

INDEX

DETAIL

1/1



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11)Publication number: 08125966

(43)Date of publication of application: 17.05.1996

(51)Int.Cl.

H04N 5/92
G11B 20/10
H04N 5/783
H04N 7/24

(21)Application number: 06258217

(22)Date of filing: 24.10.1994

(71)Applicant:

(72)Inventor:

MATSUSHITA ELECTRIC IND CO LTD

MORIMOTO KENJI

IKETANI AKIRA

TAKEUCHI AKIHIRO

KUNIHIRA TADASHI

YAMADA MASAZUMI

HAMAMOTO YASUO

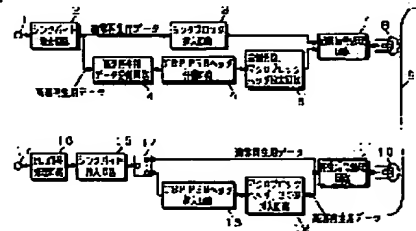
OKAYAMA MUTSUYUKI

(54) RECORDING AND REPRODUCING DEVICE

(57)Abstract:

PURPOSE: To efficiently perform a high-speed reproduction with high image quality and at a short updating cycle by providing a compressed data extracting means, means for deleting or replacing redundant data and means for inserting or replacing those data when encoding input video data into data for high-speed reproduction.

CONSTITUTION: Concerning the digital signal of an MPEG 2 inputted from an input terminal 1, its sync byte is removed by a sync byte removing circuit 2, data are inserted to a sync block by an inserting circuit 3 as data for normal reproduction, and an additional time stamp or the like is added to them and inputted to a processing circuit 7. Besides, a signal from the circuit 2 is inputted to a separating circuit 4, a packet containing data for high-speed reproduction is separately extracted, and it is inputted to a separating circuit 5. At the circuit 5, while remaining part of the PES header of a picture the other part is deleted and the remaining part is inputted to a removing circuit 6. At the circuit 6, the data amount below a macro-block layer is deleted from the data for high-speed reproduction. The data for high-speed reproduction with the redundant data or the like deleted are inputted to a processing circuit 7, the data are rearranged in the order of recording format after adding an error correcting code, and recorded in a tape-shaped recording medium 9 by a recording head 8.



LEGAL STATUS

[Date of request for examination]
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the
examiner's decision of rejection or application converted
registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of
rejection]
[Date of requesting appeal against examiner's decision of
rejection]
[Date of extinction of right]

Copyright (C); 1998 Japanese Patent Office

[MENU](#)[SEARCH](#)[INDEX](#)[DETAIL](#)

記録再生装置

特開平 8 - 1 2 5 9 6 6

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-125966

(43) 公開日 平成 8 年 (1996) 5 月 17 日

(51) Int.Cl. ⁹	識別記号	序内整理番号	F I	技術表示箇所
H 0 4 N 5/92				
G 1 1 B 20/10	3 0 1 A	7736-5D		
H 0 4 N 5/783		H		
			H 0 4 N 5/ 92	H
			7/ 13	Z
審査請求 未請求 請求項の数 8 O L (全 12 頁) 最終頁に続く				

(21) 出願番号 特願平6-258217

(22) 出願日 平成 6 年 (1994) 10 月 24 日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 森本 健嗣

大阪府門真市大字門真1006番地 松下電器産業株式会社内

(72) 発明者 池谷 章

大阪府門真市大字門真1006番地 松下電器産業株式会社内

(72) 発明者 竹内 明弘

大阪府門真市大字門真1006番地 松下電器産業株式会社内

(74) 代理人 弁理士 小鍛治 明 (外 2 名)

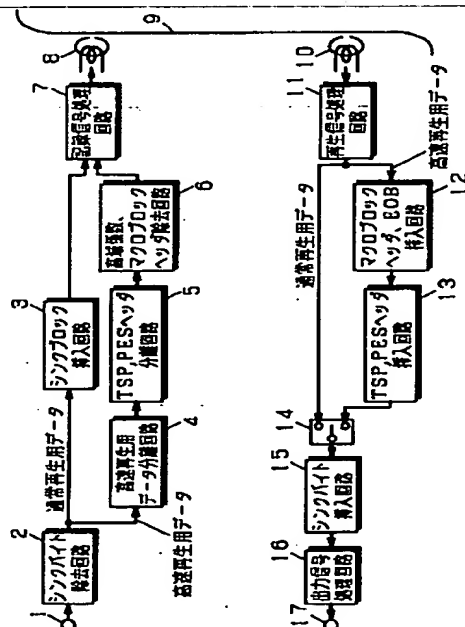
最終頁に続く

(54) 【発明の名称】 記録再生装置

(57) 【要約】

【目的】 記録媒体にMPEG等により圧縮された映像信号等を記録再生する記録再生装置において、高画質または更新周期の短い効率的な高速再生を行うこと。

【構成】 入力された、MPEG等により圧縮されたデジタル画像信号のうち、フレーム内圧縮された画像データを抽出し、前記データの固定パターン、ヘッダ、EOB等の一部を削除または置き換える手段により、効率的な高速再生用データの記録信号を発生し、記録媒体に記録する。また、高速再生時には、削除したデータのうち、正規のMPEGストリームに必要なEOBやヘッダ等を挿入または複製して挿入し、出力する。以上のような構成により、限られた高速再生用データ領域に対して、高画質な、または更新周期の短い良好な高速再生が可能な記録再生装置となっている。



【特許請求の範囲】

【請求項 1】 フレーム間圧縮手法を用いて圧縮されたデジタル画像信号を送送パケットによって伝送するビットストリーム入力に対して、通常再生用データとして記録符号化する手段、前記入力信号からフレーム内圧縮処理が施された画像データからなる高速再生用データを抽出する手段、前記高速再生用データから、固定のビットパターンや、AC成分の高域係数、ヘッダ情報の一部または全部、EOBのうち、少なくとも1つを削除または少ないビットに置換する手段、前記通常再生用データを記録媒体上の通常再生領域に、前記高速再生用データを高速再生用データ領域に記録するよう並べ変えるフォーマット手段、前記記録信号を記録媒体に記録再生する手段、高速再生時に、前記削除または少ないビットに置換したデータのうち必要なデータを発生または記録されていたデータから複製して挿入し、正規のビットストリームを再構築する手段を具備することを特徴とする記録再生装置。

【請求項 2】 削除する固定のビットパターンが、デジタル画像信号の送送パケット内に含まれる同期ビットであることを特徴とする請求項 1 記載の記録再生装置。

【請求項 3】 削除するヘッダ情報が、デジタル画像信号のフレームをnフレーム毎ずつのグループに分け、前記グループ単位毎に挿入するヘッダであることを特徴とする請求項 1 または 2 に記載の記録再生装置。

【請求項 4】 伝送パケットやデータパケットのヘッダを、定められた期間中につき1つのみ記録してその他を削除し、再生時に記録したヘッダを複製して正規のビットストリームを再構築することを特徴とする請求項 1 ～ 3 のいずれか 1 項に記載の記録再生装置。

【請求項 5】 削除するヘッダ情報が、スライスの先頭以外のマクロブロックのヘッダ内での、前記マクロブロックのアドレスの増加分を表す固定ビットであることを特徴とする請求項 1 ～ 4 のいずれか 1 項に記載の記録再生装置。

【請求項 6】 削除するヘッダ情報が、動きベクトルを表すデータであることを特徴とする請求項 1 ～ 5 のいずれか 1 項に記載の記録再生装置。

【請求項 7】 置換するビットが、マクロブロックタイプを示すビットであることを特徴とする請求項 1 ～ 6 のいずれか 1 項に記載の記録再生装置。

【請求項 8】 高速再生用に記録するデータ及び、記録時に削除または置換したデータで、再生時に挿入または置換するために増加するデータとを合わせてそのビット数を数える手段、伝送パケットのヘッダを、前記数えたデータ値が正規のパケット長になる毎に挿入して記録する手段を具備することを特徴とする請求項 1 ～ 7 のいずれか 1 項に記載の記録再生装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、映像信号の記録再生に用いる記録再生装置に関するものである。

【0002】

【従来の技術】 近年、記録再生装置へのデジタル技術の導入にはめざましいものがあり、デジタル記録型の記録再生装置がいくつか実用化されている。

【0003】 例えば特願平 5 - 1 0 0 9 0 4 号「信号記録装置と信号再生装置」に示されているように、テープ状記録媒体を通常再生時より高速に移動させる高速再生時において、高速再生用データとしてMPEGストリーム等の入力圧縮画像信号からフレーム内圧縮信号を分離し、これをテープ状記録媒体上の高速再生用データ領域に記録し、高速再生時にこれを再生して高速再生画像を得る装置であった。

【0004】 以下、図面を参照しながら、従来の記録再生装置の一例について説明する。図 7 は、従来の記録再生装置のブロック図である。図 7 において、1 は入力端子、4 は高速再生用データ分離回路、7 は記録信号処理回路、8 は記録ヘッド、9 はテープ状記録媒体、10 は再生ヘッド、11 は再生信号処理回路、27 は高速再生用データ復号回路、14 はスイッチ、16 は出力信号処理回路、17 は出力端子である。

【0005】 本実施例は、入力端子 1 に入力されたデジタル画像信号を記録再生する装置である。記録時にデジタル画像信号は通常再生用データとして記録信号処理回路 7 に入力される。また、入力されたデジタル画像信号から、高速再生用データ分離回路 4 で高速再生用画像データのみが分離され、高速再生用データとなり、記録信号処理回路 7 に入力される。例えばMPEG 1 や MPEG 2 ストリーム等のように、フレーム間圧縮された映像信号の場合、高速再生用データとしては、フレーム内圧縮された画像信号のみを抽出するものとする。

【0006】 これら各画像データは、記録信号処理回路 7 において、例えば図 8 に示すようなトラックパターンにフォーマットされ、ECC 符号等を付加されて、記録ヘッド 8 を経て、テープ状記録媒体 9 に記録される。

【0007】 また、再生時は、再生ヘッド 10 (記録ヘッド 8 と兼用しても構わない) によって再生された信号は、再生信号処理回路 11 に入力される。再生信号処理回路 11 では、ECC 回路で記録再生時の誤りをできる限り訂正し、通常再生用データと高速再生用データとに分離する。通常再生時には、通常再生用データが、高速再生時には高速再生用データがそれぞれ映像信号出力としてスイッチ 14 により出力される。また、出力信号処理回路 16 で入力画像データと同様の正規のMPEGフォーマットに戻し、映像信号として出力する。

【0008】 この時、図 8 に示すトラックパターンはトラックパターンの一例である。図 8 において、28、29 は高速再生用データ領域、30 は通常再生用データ領域である。また、高速再生用データ領域のA、Bそれぞれ

の異なるアジマストラック毎に、高速再生用データをそれぞれA、B、A、B・・・と記録することにより、種々のヘッド、シリンダ構成においても高速再生用データを確実に再生できるようにしたテープパターンである。

【0009】今、図8においては、高速再生用データ領域28、29は計34トラックに渡ってA、B、A、B・・・と各高速再生用データが17回ずつ繰り返し記録されているものとする。この時、例えば図9(a)に示すような180度対向してアジマス角が反対のヘッド構成をもつシリンダの場合や、図9(b)に示すように1トラック分離れてアジマス角の異なる2つのヘッドがシリンダの1ヶ所に設けられているシリンダのいずれにおいても、図8に示すように正負の8.5倍速以下の整数+1/2倍速時、つまり、±8.5、±7.5、±6.5・・・において、シリンダが2回転する間に確実にAとB領域のデータが相補的に補完されて再生できることになる。図8の場合、例として図9(b)に示すシリンダで8.5倍速でのスキンの様子を示したが、1回目のスキンのA1、A2、A3とB1、B2、B3の部分のデータが、2回目のスキンのA4、A5、A6とB4、B5、B6の部分のデータがそれぞれ再生され、合わせて全てのデータが再生されている。

【0010】このように、 $n+1/2$ 倍速の時には $(n+1/2) \times 4$ トラックの間、サーチ領域に交互にA、B2種類のサーチ用データを $(n+1/2) \times 2$ 回ずつ交互に繰り返し記録することで、これらのデータを確実に再生することが可能となる。これは、ヘッドバスが異なっても変わらないため、高速再生時のヘッド、磁気テープの制御を簡単にすることができる。

【0011】

【発明が解決しようとする課題】しかしながら、前記従来例のような映像信号記録再生装置において、高速再生用画像データとしてフレーム内圧縮された画像データを用いた場合、例えばMPEG2におけるトランスポートストリームヘッダ、PESヘッダ、マクロブロックヘッダや、EOB等の固定パターンや冗長データをすべて記録することになるため、単位フレームあたりの高速再生用データ量が多くなり、再生される有効な単位時間あたりのフレーム数が少なく、したがって再生画面が更新される周期が長くなるという課題があった。

【0012】そこで本発明は、上記課題を解決するもので、高速再生用に使用する画像データのヘッダやAC係数の高域成分、EOB等の固定パターンや冗長部分の一部または全部を記録しない処理を行うことで、更新周期が短い、良好な高速再生が可能な記録再生装置を提供することを目的としている。

【0013】

【課題を解決するための手段】上記目的を達成するために本発明の記録再生装置は、高速再生用の画像データが

ら、各種ヘッダ等の一部や係数の高域成分を除去し、また、EOBも必要なものだけを記録する構成を有している。また、高速再生時には、記録されていなかった各種ヘッダやEOBを発生または一部記録されていたものから複製し、挿入する構成を有する。

【0014】

【作用】本発明は、上記した構成により、画像データの固定パターンや冗長部分の一部または全部を除去した高速再生用データを用いることにより、限られた高速再生用データ領域をより有効的に使用することができる。したがって、従来より高画質あるいは更新周期の短い良好な高速再生を実現することができる。

【0015】

【実施例】

(実施例1)なお、本実施例において、AC係数のVLCコードの数は記録側と再生側で同数にしたが、再生側のメモリ量に応じて再生時にACのVLCコード数を減らしてもよい。つまり、ACのVLCコードを記録時に2個記録していたが、再生時に例えばACのVLCコードを減らして削除し、DCのすぐ後にEOBを挿入してもよい。同様にACのVLCコード5個を記録していたものを、再生時に2個にして出力してもよい。

【0016】以下、本発明の一実施例について図面を参照して説明する。図1は本発明の一実施例の映像信号記録再生装置を示すブロック図である。図1において、1は入力端子、2はシンクバイト除去回路、3はシンクブロック挿入回路、4は高速再生用データ分離回路、5はTSP、PESヘッダ分離回路、6は高域係数、マクロブロックヘッダ除去回路、7は記録信号処理回路、8は記録ヘッド、9はテープ状記録媒体、10は再生ヘッド、11は再生信号処理回路、12はマクロブロックヘッダ、EOB挿入回路、13はTSP、PESヘッダ挿入回路、14はスイッチ、15はシンクバイト挿入回路、16は出力信号処理回路、17は出力端子である。

【0017】本実施例としては、記録信号としてMPEG2のトランスポートストリームが入力端子1から入力されるものとする。入力端子1に入力されたMPEG2のデジタル画像信号は、シンクバイト除去回路2において、各トランスポートストリームバケットの先頭に設けられた、固定の同期ビットである1バイトのシンクバイトを除去する。その後、シンクブロック挿入回路3で、通常再生用データとして各記録用シンクブロックにデータが挿入され、追加のタイムスタンプ等が付加されて記録信号処理回路7に入力される。

【0018】また、シンクバイトを除去されたトランスポートストリームバケットは、同時に高速再生用データとして高速再生用データ分離回路4に入力され、MPEG2のビデオストリーム中で、I(イントラ)ピクチャー等の高速再生用データが含まれるバケットを分離抽出する。

【0019】MPEG等のフレーム間圧縮方式を用いた画像データでは、フレーム間圧縮を施した画像データは、差分をとるために参照した画像データがなければ画像を復元することはできない。したがって、フレーム内圧縮を施したIピクチャーのみが単独で画像を復元することが可能であるため、このIピクチャーが高速再生用データの基本データとなる。ただし、ピクチャー単位の圧縮でなく、フィールド単位の圧縮が行なわれている場合はIフィールドを、スライス単位の圧縮が行なわれている場合はIスライスをというように、フレーム内圧縮された画像データを高速再生用データとして用いるとよい。なお、フレーム間圧縮を施された画像データも、前述したように、差分をとる際に参照した画像データが再生されるならば復元可能であり、高速再生用データとして用いてもよい。

【0020】また、MPEG2等ではPSIデータと呼ばれる各パケットの内部を示すテーブルが伝送されており、これらを高速再生時にも再生する必要がある。したがって、高速再生用データ分離回路では、PATやPMTといったPSIデータを含むパケットも分離し、記録する構成となっている。本例では、図2(a)に示すように情報シンクブロックというシンクブロックを設け、その内のテーブルシンクブロックという種類のシンクブロックに、これらPSIデータを適宜記録することになっている。つまり、高速再生時に必要なPSIデータは、例えば1フレームあたりにPAT、PMTを1個ずつというように、記録しておき、再生時にこれらPSIデータを複製して必要な割合でストリーム中に挿入すればよい。

【0021】なお、情報シンクブロックは、シンクブロックに付加ヘッダを付加し、判別すると共に、次のシンクブロックへのデータの連続を示すフラグを設けることで、データ量に対応してシンクブロック数を自由に設定できる。

【0022】また、次にTSP、PESヘッダ分離回路5に入力されたパケット群には、繰り返しトランスポートストリームパケット(TSP)ヘッダ、PESヘッダが含まれている。したがってこれらの冗長を減らすために、例えば1ピクチャーにつきTSP、PESヘッダ各1個ずつというように、一部を残して記録することにし、他を削除する。これら各ヘッダは、再生時に複製され、PCR、PTS等のクロックを置き換えてそれぞれのパケットの先頭に挿入されて元通りのパケット構成が復元される。本例ではTSP、PESヘッダは、図2(b)に示すように情報シンクブロック中のヘッダシンクブロックに記録する。

【0023】次に、高域係数、マクロブロックヘッダ除去回路6に入力された高速再生用データは、ここでAC係数やマクロブロックヘッダの一部など、マクロブロックレイヤー以下のデータ量を削減する。また、各ヘッダ

直前のネクストスタートコード(next_start_code)、GOPヘッダも削除し、他にも様々なエクステンション(extension)等の中で、例えばP、Bピクチャー用の量子化マトリックス等の、Iピクチャーを用いた高速再生には不要な部分を削除する。

【0024】まず、マクロブロックヘッダ内の情報としては、例えば、スライスの先頭のマクロブロックにおいては、マクロブロックアドレスインクリメント(macroblock_address_increment)は画面上での水平方向のアドレスを示しているため記録しなければならないが、それ以外のマクロブロックにおけるマクロブロックアドレスインクリメントは常に1であるため、これらをすべて削除する。また、マクロブロックタイプは、Iピクチャーでは「1」(イントラ)、「01」(イントラ、量子化スケールコード(quantiser_scale_code)付き)の2種類のみであるため、例えば「01」の場合は、代わりに「0」を記録することで1ビット削除することが可能である。また、イントラマクロブロック修正用のコンシールメントモーションベクトル(concealment_motion_vector)やその他モーションベクトル等がある場合、モーションベクトル部やマーカービット(marker_bit)については、高速再生時には不要であるため削除する。

【0025】次に本実施例では、例えば画像データのDC係数はすべてのDCTブロックで記録するが、AC係数のVLCコードは、DCTブロックあたり2個のみを記録し、それ以上の高域のAC係数のVLCコードは削除する。これは、高速再生時には、画面の高精細成分を削除して解像度を落としても内容の把握には支障をきたさないからである。この時のAC係数のVLCコードの個数については、5個でもよいし、まったく記録せずDC係数のみでもよいし、いくつでもよい。高速再生時に求める画質と、それにより変化するデータ量によって決定される高速再生画面の更新周期とはトレードオフの関係にあり、したがってAC係数の量は求める高速再生画面に応じて自由に決定すればよい。また、もしDCTブロック内で、AC係数のVLCコードがあらかじめ定められた記録個数の2個未満で、EOBにより係数が打ち切られていた場合のみ、EOBは記録する。これにより、再生時にAC係数のVLCワード検出を行い、EOBが表れない場合、AC係数のVLCコード2個の後にEOBを挿入してやるだけで、各DCTブロックにAC係数のVLCを2個ずつ持つ高速再生用画面データが復元できる。したがって、以上の画像データを順次図3に示すようにデータシンクブロックに記録する。その際に、高速再生用データシンクブロックであることを示す等のシンクブロックヘッダも付加される。

【0026】以上のように、冗長データ等を削除した高速再生用データは、記録信号処理回路7に入力される。

【0027】記録信号処理回路7では、各種記録信号処理が行われる。この記録信号処理回路を図4(a)に示

す。図4(a)において、ECC回路18により、誤り訂正符号を付加し、フォーマッタ19により、テープ上での記録フォーマット順に並べ換えを行い、また変調回路20により変調をかけて記録信号となる。また、記録信号は記録アンプ21を経て記録ヘッド8によりテープ状記録媒体9に記録される。

【0028】また、記録信号処理回路7を経た記録データは、記録ヘッド8においてテープ状記録媒体9に記録される。この時、高速再生用画像データは、例えば図8に示すテープパターン上の、高速再生用データ領域*に繰り返し記録されるものとする。つまり、例えば図8においては、高速再生用データ領域28、29は計34トラックに渡ってA、B、A、B・・・と各高速再生用データが17回ずつ繰り返し記録されているものとする。この時、前述の従来例で説明したように、8.5倍速以下の整数+1/2倍速時、つまり、8.5、7.5、6.5・・・において、シリンダが2回転する間に確実にAとB領域のデータが相補的に補完されて再生できることになる。

【0029】なお、本実施例においては以上のような高速再生用データエリアを例示したが、高速再生用データエリアの設定、またはデータの再生方法が異なってもよい。つまり、ヘッドスキャンに位相ロックをかけたり、再生トラックを選択するような制御を行なって高速再生用データを再生するような方法を採用してもよい。

【0030】高速再生時には前述したような方法により、テープ上の高速再生用データ領域に記録された高速再生用データを再生ヘッド10（記録ヘッド8と共用しても構わない）を用いて再生する。その後再生信号処理回路11によって再生された信号を処理する。再生信号処理回路を図4(b)に示す。再生ヘッドによって再生された信号は、まず再生アンプ22によって増幅され、次にデフォーマッタ23により、記録時に並べ換えられた順序を元に戻し、通常再生用データと高速再生用データを分離する。その後、ECC回路24によって、記録再生時に生じた誤りをできるだけ訂正する。なお、ECC符号については、高速再生専用の符号を新たに付加してもよい。

【0031】次に、高速再生用データは、マクロブロックヘッダ、EOB挿入回路12に入力される。ここでは、図3に示すように、記録時に削除したマクロブロックアドレスインクリメントをスライス先頭以外のマクロブロックの規定の場所に挿入し、また記録時に付け換えたマクロブロックタイプの「0」を「10」に戻す。また、定められたAC係数のVLC符号数は本例では2個なので、DCTブロック内でワード検出を行い、DC係数の後の、AC係数のVLCコードをカウントし、VLCコード2個毎にEOBを表すビットを挿入するとよい。ただし、2個以内にEOBが表れた場合のみ、次のDCTブロックの処理に進むことになる。

【0032】その後、高速再生用データはTSP、PESヘッダ挿入回路13に入力され、トランスポートパケット化される。ここでは、図5に示すように例えば1ピクチャに各々1個ずつ記録しておいたTSPヘッダ、PESヘッダをメモリに保持し、データのトランスポートパケット化を行なう。つまり、まずPESヘッダをメモリから複製して挿入し、その後PESヘッダを含めてデータ量が184バイトになる毎にTSPヘッダを挿入し、シンクバイト挿入回路15でシンクバイトを挿入して、正規のMPEG2トランスポートストリームを再構築する。したがって、PESヘッダ内でPESパケット内のデータ量を記述している値も、1PESパケットあたりのTSPの個数を一定にするなどしてあらかじめ固定の値に置き換える。また、TSPヘッダやPESヘッダ中のPCRやPTSといったクロック類についても高速再生時の再生画面に一致するよう計算を行い、置き換える。

【0033】なお、図1に示すように、本例ではスイッチ14を経た後、シンクバイト挿入回路（通常再生時と共用）でシンクバイトを挿入したが、元々TSPヘッダとしてシンクバイトも含めて情報シンクブロックのヘッダシンクブロックに記録しておき、上記の操作によってトランスポートパケットを再構築してもよい。

【0034】その後、出力信号処理回路16において、情報シンクブロック内に記録されていたPATやPMTといったPSIデータをメモリに格納し、MPEG2ストリームに必要な正規の割合でトランスポートパケット列中に挿入後、出力ビットレート調節を行なうためにダミーの空パケット（ヌルパケット）を挿入し、規定のビットレートで高速再生データを出力端子17から出力する。その際に、PCRやPTS等のクロックについても計算を行い、必要なだけ挿入する。

【0035】なお、本実施例においては、さまざまなデータ部を削除または置き換えたり付け換えを行なったが、それぞれ1処理のみ行なって高速再生用データを作成してもよいし、いくつかの処理を組み合わせてもよい。例えば、シンクバイトの除去と、AC係数の高域成分の除去と、マクロブロックヘッダの不要部のみを除去するだけでもよく、この場合は記録時にTSPヘッダ、PESヘッダをTSPの大きさを考慮して正規の位置に挿入し直して記録しておく、再生時にシンクバイトのみを挿入するだけで、簡単に正規のMPEG2ビットストリームを再構築して出力することが可能である。

【0036】また、AC係数の記録コード数が0で、DC成分のみを記録する場合には、EOBを削除するかわりに、よりビット数の少ないEOBを持つACテーブルを用いて付け換え、再生時にEOBを挿入する処理を減らすようにして記録してもよい。

【0037】（実施例2）本発明の実施例2の記録再生装置の構成は実施例1と全く同様であり、異なるのは高

速再生用データとして削除または付け換える部分を少なくしたものである。

【0038】図6は本発明の実施例2の映像信号記録再生装置を示すブロック図である。図6において、1は入力端子、2はシンクバイト除去回路、3はシンクブロック挿入回路、4は高速再生用データ分離回路、25はTSP、PESヘッダ分離回路、26は高域係数、マクロブロックヘッダ除去、TSP、PESヘッダ挿入回路、7は記録信号処理回路、8は記録ヘッド、9はテープ状記録媒体、10は再生ヘッド、11は再生信号処理回路、14はスイッチ、15はシンクバイト挿入回路、16は出力信号処理回路、17は出力端子である。

【0039】本実施例としては、実施例1とまったく同様に、MPEG2のトランスポートストリームが入力端子1から入力され、シンクバイト除去回路2において、各トランスポートストリームパケットの先頭に設けられた、固定の同期ビットである1バイトのシンクバイトを除去する。その後、シンクブロック挿入回路3で、通常再生用データとして各記録用シンクブロックにデータが挿入され、記録信号処理回路7に入力される。

【0040】また、シンクバイトを除去されたトランスポートストリームパケットは、同様に高速再生用データとして高速再生用データ分離回路4に入力され、MPEG2のビデオストリーム中で、Iピクチャー等の高速再生用データが含まれるパケット、及びPSIデータパケットを分離抽出し、PSIデータは情報シンクブロック中のテーブルシンクブロックに記録する。

【0041】また、次にTSP、PESヘッダ分離回路5に入力されたパケット群からTSPヘッダ、PESヘッダが分離される。本実施例においては、後のTSP、PESヘッダ挿入部においてあらかじめTSP、PESヘッダを高速再生用データとして含めておく構成とするため、TSP、PESヘッダはメモリに蓄えておく。したがって、MPEG2正規のトランスポートパケット長を保つために、高速再生用データで、再生時に挿入等してデータ量が増えるビット数については、TSP、PESヘッダを挿入する場合にカウントして、パケット長に含めるよう考慮しなければならない。また、PESヘッダ内でPESパケット内のデータ量を記述している値も、実施例1と同様に1PESパケットあたりのTSPの個数を一定にするなどしてあらかじめ定めて固定の値に置き換える。

【0042】次に、高域係数、マクロブロックヘッダ除去、TSP、PESヘッダ挿入回路26に入力された高速再生用データは、ここでAC係数やマクロブロックヘッダの一部など、マクロブロックレイヤー以下のデータ量を削減し、TSP、PESヘッダを挿入して再生時に挿入されるデータ量を考慮したパケット化を行なう。

【0043】まず、マクロブロックヘッダ内の情報として、スライスの先頭以外のマクロブロックにおけるマ

クロブロックアドレスインクリメントを同様に削除し、また、このビットは再生時に挿入しなければならないため、TSP、PESヘッダを挿入するために他の記録するデータ量と共に削除したデータ量もカウントする。また、マクロブロックタイプは、「1」、「01」の、「01」の場合は「0」を記録することで1ビット削除することが可能であるが、1ビット削除した分も再生時には元に戻すため、このデータ量もカウントする。また、コンシールメントモーションベクトル (concealment_motion_vector) やモーションベクトルがある場合、モーションベクトル部やマーカービット (marker_bit) については削除する。

【0044】次に本実施例でも実施例1と同様に、AC係数のVLCコードは、DCTブロックあたり例えば2個のみを記録し、それ以上のVLCコードは削除する。また、もしDCTブロック内で、AC係数のVLCコードが2個以下で、EOBにより係数が打ち切られていた場合のみ、EOBは記録する。したがって、EOBを削除した場合は、削除した分のEOBデータ量は再生時に挿入するため、記録するデータと同時にカウントする。

【0045】以上のように、高速再生用データとして記録するデータ量と、削除または付け換えた後、再生時に挿入または付け換えることによって再び増加するデータ量とを合わせてカウントしていき、それらの合計がPESヘッダも含めて184バイトになる毎に、前述したTSPヘッダを挿入する。また、PCRやPTSも、目標とする高速再生速度に合わせて付け換えておく。

【0046】したがって、以上の画像データを順次データシンクブロックに記録する。以上のように、固定パターンや冗長データ等を削除した高速再生用データは、記録信号処理回路*に入力され、各種記録信号処理が実施例1の図4(a)に示したようにまったく同様に行われる。

【0047】また、記録信号処理回路7を経た記録データは、記録ヘッド8においてテープ状記録媒体9に記録される。

【0048】高速再生時には、実施例1で前述したような方法により、テープ上の高速再生用データ領域に記録された高速再生用データを再生ヘッド10(記録ヘッド8と共用しても構わない)を用いて再生する。その後再生信号処理回路11によって再生された信号を実施例1の図4(b)と同様に処理する。

【0049】次に、高速再生用データは、マクロブロックヘッダ、EOB挿入回路12に入力される。ここでも、実施例1の図3に示すように、全く同様に記録時に削除したマクロブロックアドレスインクリメントをスライス先頭以外のマクロブロックの規定の場所に挿入し、また記録時に付け換えたマクロブロックタイプの「0」を「10」に戻す。また、定められたAC係数のVLC符号数は本例では2個なので、DCTブロック内でワー

ド検出を行い、DC係数の後の、AC係数のVLCコードをカウントし、VLCコード2個毎にEOBを表すビットを挿入する。ただし、2個以内にEOBが表れた場合のみ、次のDCTブロックの処理に進む。また、TSPヘッダやPESヘッダ中のPCRやPTSといったクロック類についても正規の計算を行い、置き換える。なお、クロックについては記録時に計算を行なって置き換えていてもよく、しかし、記録時に想定した場合と異なる速度での高速再生時には、例えば逆再生時など、置き換えていたクロックをさらに置き換える必要がある。

【0050】この時点で、高速再生用データはシンクバイトを除いてMPEG2のトランスポートパケット化が完了していることになる。

【0051】なお、図6に示すように、本例ではスイッチ14を経た後、シンクバイト挿入回路15（通常再生時と共用）でシンクバイトを挿入したが、元々TSPヘッダとしてシンクバイトも含めて情報シンクブロックのヘッダシンクブロックに記録しておき、トランスポートパケットを再構築してもよい。

【0052】その後、出力信号処理回路16において、情報シンクブロック内に記録されていたPATやPMTといったPSIデータをメモリに格納し、必要な正規の割合でトランスポートパケット列中に挿入後、出力ビットレート調節を行なうためにダミーの空パケット（ヌルパケット）を挿入し、規定のビットレートで高速再生データを出力端子17から出力する。その際に、PCRやPTS等のクロックについても計算を行い、必要なだけ挿入する。

【0053】なお、本実施例においても、さまざまなデータ部を削除または置き換えたり付け換えを行なったが、それぞれ1処理のみ行なって高速再生用データを作成してもよいし、いくつかの処理を組み合わせてもよい。例えば、実施例2において、マクロブロックタイプを付け換えることなく、マクロブロックアドレスインクリメントを削除せずに、できるだけMPEG2シンタックスをくずさないように記録再生してもよい。

【0054】また、本発明においては、実施例1、2共に記録再生装置として説明したが、以上の実施例等の記録部のみを備えた記録装置、あるいは再生部のみを備えた再生装置としてもよい。

【0055】なお、実施例は記録媒体にテープ状の媒体を用いた記録再生装置について述べたが、高速再生用データを高速再生用データ領域に記録再生する記録再生装置については、全く同様に本発明を実施すればよい。

【0056】また、欧州などで計画が進められているDV-B等のデジタル信号についても、上記実施例と全く同様の操作で実現すると良い。PSIデータとして、様々なサービス情報等も伝送されるが、この場合も情報シンクブロックによって記録できる。その他マルチプログラム記録の場合も1ピクチャーもしくはある単位ごとに

情報シンクブロックとデータシンクブロックを各プログラムごとに次々と切り替えて繰り返し記録するとよい。

【0057】

【発明の効果】以上のように本発明によれば、入力されたMPEG等のデジタル映像信号を高速再生用データに符号化する際に、高速再生用データとしてフレーム内圧縮データを抽出する手段、固定パターンや繰り返し表れるヘッダ、EOB等の冗長データを削除または置き換えて記録する手段、再生時に削除または置き換えたデータを挿入または置き換える手段を備えることにより、高速再生用データが少なく効率的なデータ配置が可能となり、より良好な画質や画面の更新周期の短い高速再生を行なうことが可能となる。

【図面の簡単な説明】

【図1】本発明の一実施例の信号記録再生装置を示すブロック図

【図2】（a）は本発明の一実施例での情報シンクブロックのテーブルシンクブロックを示す概念図

（b）は本発明の一実施例での情報シンクブロックのヘッダシンクブロックを示す概念図

【図3】本発明の一実施例でのデータシンクブロックへの記録方法を示す概念図

【図4】（a）は本発明の一実施例での記録信号処理回路を示すブロック図

（b）は本発明の一実施例での再生信号処理回路を示すブロック図

【図5】本発明の一実施例でのTSP、PESヘッダの挿入方法を示す概念図

【図6】本発明の実施例2の信号記録再生装置を示すブロック図

【図7】従来の記録再生装置の一例を示すブロック図

【図8】記録媒体上のテープパターンを示す概念図

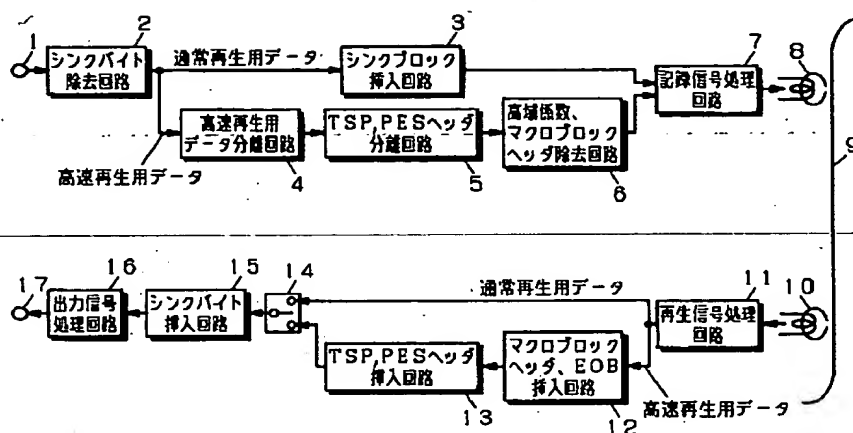
【図9】記録再生装置のヘッド、シリンダ構成を示す概念図

【符号の説明】

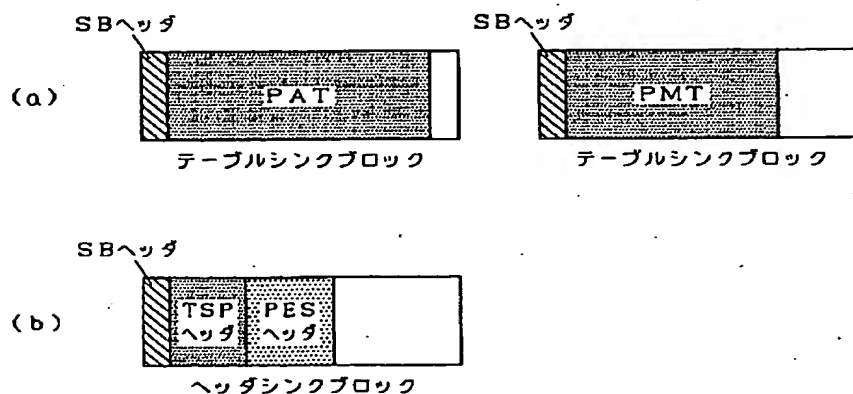
- 2 シンクバイト除去回路
- 3 シンクブロック挿入回路
- 4 高速再生用データ分離回路
- 5 TSP、PESヘッダ分離回路
- 6 高域係数、マクロブロックヘッダ除去回路
- 7 記録信号処理回路
- 8 記録ヘッド
- 9 テープ状記録媒体
- 10 再生ヘッド
- 11 再生信号処理回路
- 12 マクロブロックヘッダ、EOB挿入回路
- 13 TSP、PESヘッダ挿入回路
- 14 スイッチ
- 15 シンクバイト挿入回路
- 16 出力信号処理回路

- 17 出力端子
 18、24 ECC回路
 19 フォーマッタ
 20 変調回路
 21 記録アンプ
 22 再生アンプ
 23 デフォーマッタ
 25 TSP、PESヘッダ分離回路
 26 高域係数、マクロブロックヘッダ除去、TSP、PESヘッダ挿入回路
 27 高速再生用データ復号回路
 05 28、29 高速再生用データ領域
 30 通常再生用データ領域
 31 シリンダ

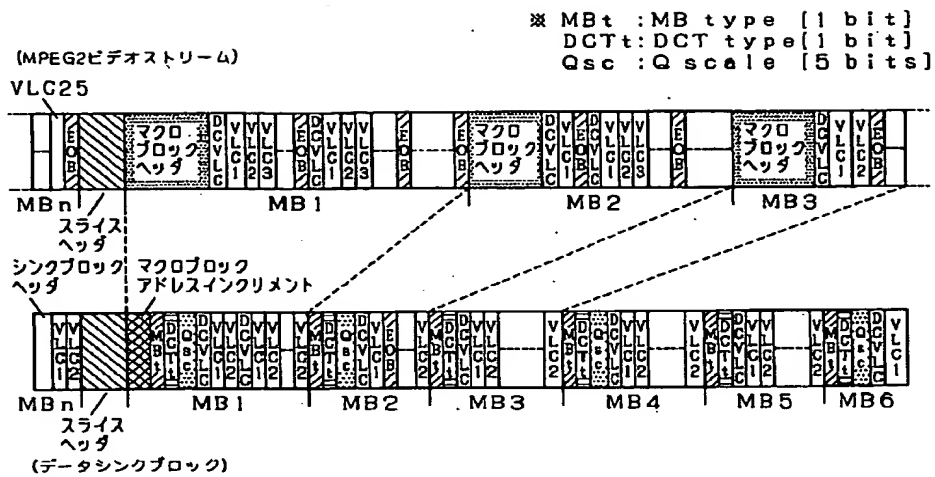
【図1】



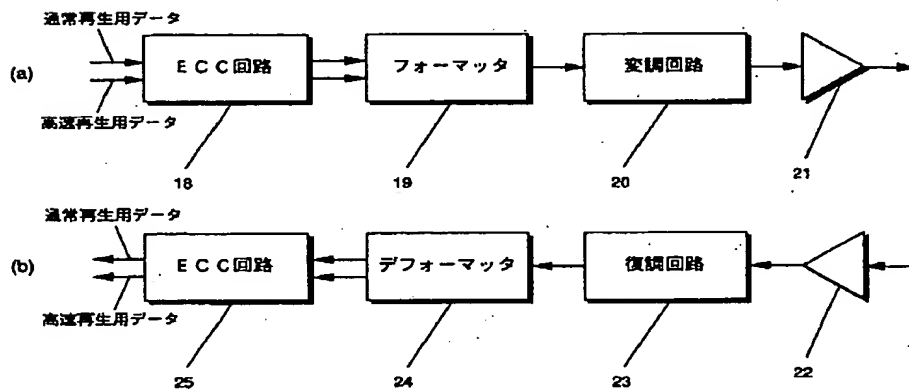
【図2】



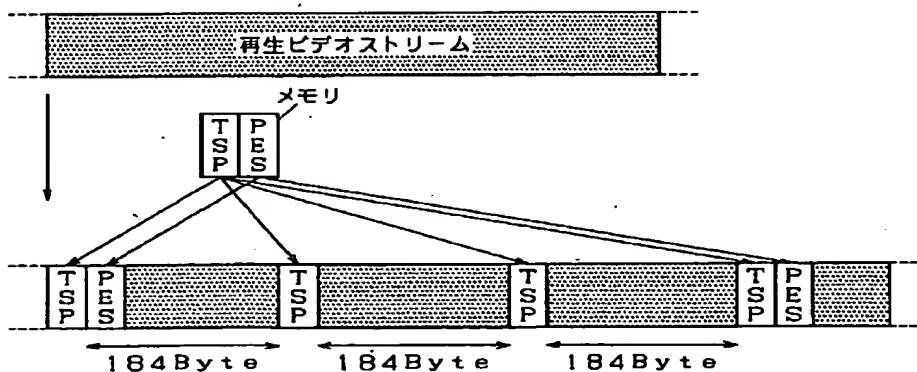
【図3】



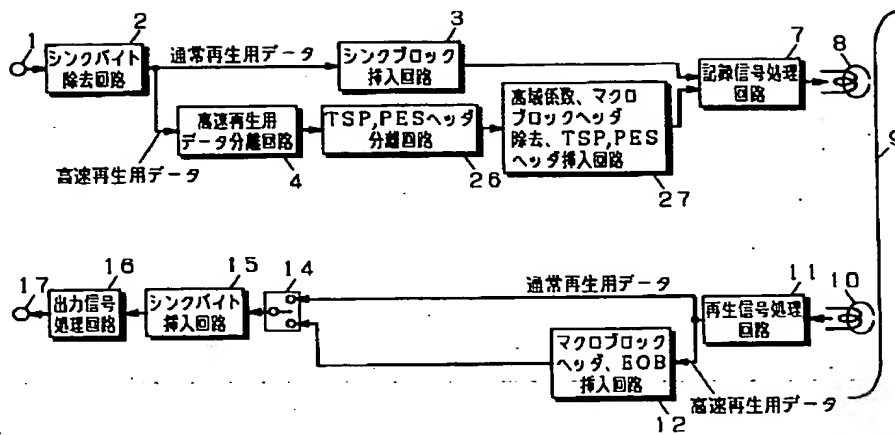
【図4】



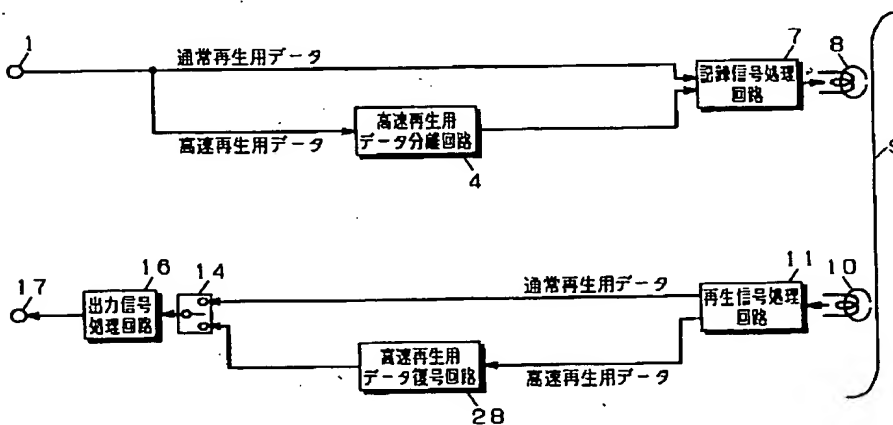
【図5】



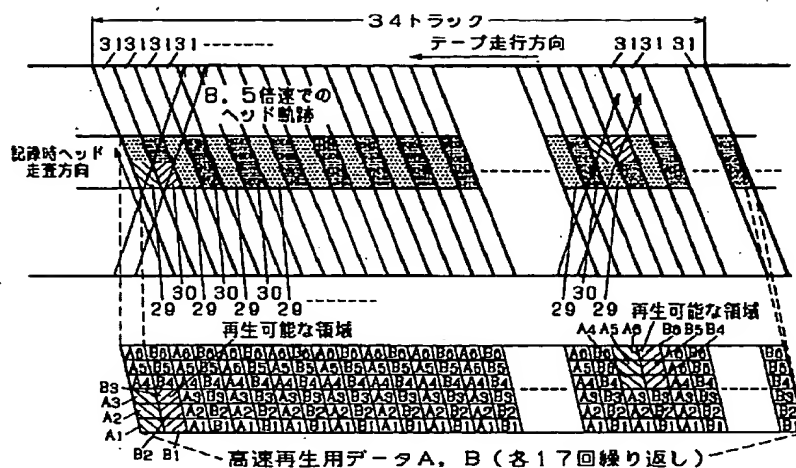
【図 6】



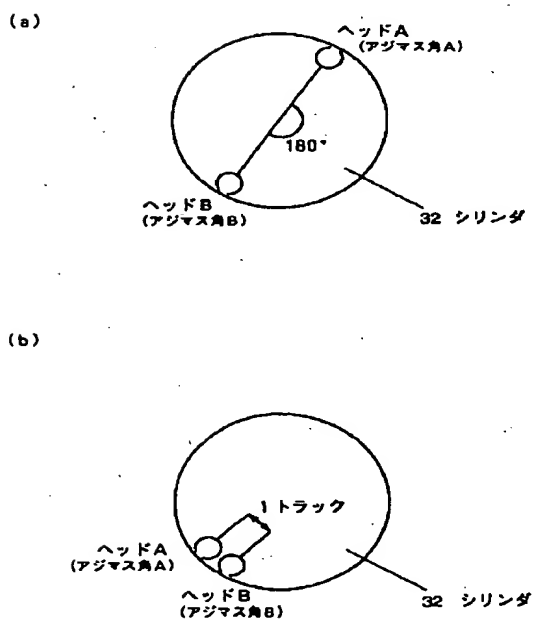
【図 7】



【図8】



【図9】



フロントページの続き

(51) Int. Cl.⁶

H04N 7/24

識別記号

庁内整理番号

F I

技術表示箇所

(72)発明者 國平 幸司
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 山田 正純
大阪府門真市大字門真1006番地 松下電器 05
産業株式会社内

(72)発明者 濱本 康男
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 岡山 睦之
大阪府門真市大字門真1006番地 松下電器
産業株式会社内